

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-119949

(P2001-119949A)

(43) 公開日 平成13年4月27日 (2001.4.27)

(51) Int.Cl.

H 0 2 M 3/28

識別記号

F I

H 0 2 M 3/28

テマコード (参考)

W 5 H 7 3 0

H

審査請求 有 請求項の数 3 O L (全 21 頁)

(21) 出願番号 特願平11-292139

(22) 出願日 平成11年10月14日 (1999. 10. 14)

(71) 出願人 000214836

長野日本無線株式会社

長野県長野市稲里町下米飽1163番地

(72) 発明者 松本 晃

長野県長野市稲里町下米飽1163番地 長野

日本無線株式会社内

(74) 代理人 100104787

弁理士 酒井 伸司

Fターム (参考) 5H730 A004 A15 A18 B043 B057

B083 C004 E002 E007 F001

F051 FF19 F005 V001 X003

XX12 XX15 XX26 XX27 XX32

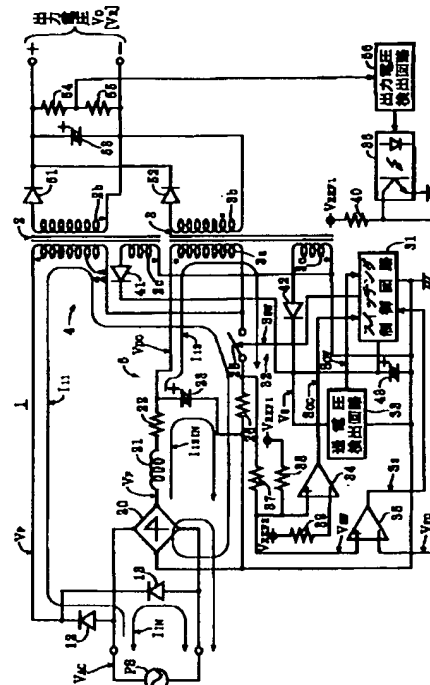
XX35 XX42

(54) 【発明の名称】 スイッチング電源装置

(57) 【要約】

【課題】 出力電圧安定化制御の確実化を図る。

【解決手段】 脈流の高電圧期間に脈流を一次巻線 2 a を介してスイッチングして二次巻線 2 b に電圧を誘起させるコンバータ回路 4 と、平滑した直流を脈流の低電圧期間に一次巻線 3 a を介してスイッチングして二次巻線 3 b に電圧を誘起させるコンバータ回路 5 と、コンバータ回路 4, 5 のスイッチング電流値に関連付けられた比較電圧、および装置出力電圧  $V_0$  に基づいて生成された電圧  $V_{FD}$  に基づいて制御信号  $SS$  を生成する制御信号生成回路 3 5 と、コンバータ回路 4, 5 を PWM 制御するスイッチング制御回路 3 1 とを備え、二次巻線 2 b, 3 b の誘起電圧を整流合成して電圧  $V_0$  を生成するスイッチング電源装置 1 であって、制御信号生成回路 3 5 は、スイッチング電流を電圧変換した電圧と所定のオフセット電圧との加算電圧を比較電圧  $V_{SW}$  として制御信号  $SS$  を生成する。



## 【特許請求の範囲】

【請求項1】 主として脈流の高電圧期間に当該脈流を第1のトランスの一次巻線を介してスイッチングすることにより当該第1のトランスの二次巻線に電圧を誘起させる第1のコンバータ回路と、平滑した直流を主として前記脈流の低電圧期間に第2のトランスの一次巻線を介してスイッチングすることにより当該第2のトランスの二次巻線に電圧を誘起させる第2のコンバータ回路と、前記両コンバータ回路によるスイッチング時におけるスイッチング電流の電流値に関連付けられた比較電圧、および装置出力電圧に基づいて生成されたフィードバック電圧の両者に基づいてカレントモードPWM制御用の制御信号を生成する制御信号生成回路と、前記制御信号に従って前記両コンバータ回路のスイッチングをPWM制御するスイッチング制御回路とを備え、前記両トランスにおける前記各二次巻線の誘起電圧を整流して合成することにより前記装置出力電圧を生成するスイッチング電源装置であって、  
前記制御信号生成回路は、前記スイッチング電流を電圧変換したスイッチング電流対応電圧と所定のオフセット電圧との加算電圧を前記比較電圧として前記制御信号を生成することを特徴とするスイッチング電源装置。

【請求項2】 主として脈流の高電圧期間に当該脈流をトランスの第1の一次巻線を介してスイッチングすることにより当該トランスの二次巻線に電圧を誘起させる第1のコンバータ回路と、平滑した直流を主として前記脈流の低電圧期間に前記トランスの第2の一次巻線を介してスイッチングすることにより前記二次巻線に電圧を誘起させる第2のコンバータ回路と、前記両コンバータ回路によるスイッチング時におけるスイッチング電流の電流値に関連付けられた比較電圧、および装置出力電圧に基づいて生成されたフィードバック電圧の両者に基づいてカレントモードPWM制御用の制御信号を生成する制御信号生成回路と、前記制御信号に従って前記両コンバータ回路のスイッチングをPWM制御するスイッチング制御回路とを備え、前記二次巻線の誘起電圧を整流することにより前記装置出力電圧を生成するスイッチング電源装置であって、

前記制御信号生成回路は、前記スイッチング電流を電圧変換したスイッチング電流対応電圧と所定のオフセット電圧との加算電圧を前記比較電圧として前記制御信号を生成することを特徴とするスイッチング電源装置。

【請求項3】 前記オフセット電圧は、直流定電圧、および前記脈流に対して前記高電圧期間および前記低電圧期間が反転した波形電圧のいずれかであることを特徴とする請求項1または2記載のスイッチング電源装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、交流から直流に電力変換するスイッチング電源装置に関し、詳しくは、高

力率で電力変換可能なスイッチング電源装置に関するものである。

## 【0002】

【従来の技術】 一般的に、コンデンサインプット形のスイッチング電源装置では、入力電流がパルス状に流れ込むことによって入力電流高調波が発生する。したがって、スイッチング電源装置の電力が大きい場合や複数を同時に使用する場合は、この有害な高調波成分が商用電力系に及ぼす影響が無視できず、高調波誘導障害の発生や電圧波形歪みによる電力機器の加熱等種々の支障をきたす。このため、近年、入力電流高調波の低減が要請されており、入力電流高調波を低減可能な力率改善型の各種スイッチング電源装置が提案されている。この種のスイッチング電源装置としては、いわゆる2コンバータ方式や1コンバータ方式などが数多く提案されているが、2コンバータ方式には、各段の効率が高くても総合的な変換効率が低いという問題があり、1コンバータ方式には、出力リップルが大きいという問題がある。このため、出願人は、入力電流高調波を低減しつつ、これらの問題を解決すべく、図6に示す電源装置81を既に開発している。

【0003】 この電源装置81は、力率改善用の昇降圧コンバータ回路84と、コンデンサインプット形の昇降圧コンバータ回路85とを備え、両昇降圧コンバータ回路84、85で1つのスイッチング素子を共通使用するフライバック形の構成が採用されている。具体的には、電源装置81は、スイッチング用のトランス82、83を備え、両トランス82、83における一次巻線82a、83a側の一次回路に、昇降圧コンバータ回路84の一部を構成する回路として、交流電源PSの交流電圧VACを整流して脈流VPを生成するダイオード12、13が配設されている。また、一次回路には、昇降圧コンバータ回路85の一部を構成する回路として、交流電圧VACを整流して脈流VPを生成するダイオードスタック20と、電流制限用の抵抗22と、脈流VPを直流電圧VDCに平滑するコンデンサ23と、例えばFETで構成されたスイッチ25と、スイッチング時にスイッチ25を流れるスイッチング電流を検出する抵抗26とが配設されている。

【0004】 また、一次回路には、スイッチ25のスイッチングをいわゆるカレントモードPWM制御方式で制御するスイッチング制御回路31と、スイッチング制御回路31用の補助電源VSAを生成する補助電源回路32aと、補助電源VSAの電圧を監視することにより出力電圧V0の過電圧を検出する過電圧検出回路33と、スイッチング電流の過電流を検出するコンパレータ34と、カレントモードPWM制御用の制御信号SSを生成するコンパレータ35と、例えばホトダイオードおよびホトトランジスタからなる絶縁回路36と、コンパレータ34のマイナス入力部および基準電圧VREF2間に接続され

る抵抗39と、絶縁回路36内におけるホトトランジスタのコレクタおよび基準電圧VREF1間に接続される抵抗40とが配設されている。この場合、補助電源回路32aは、トランス83の補助巻線83cと、補助巻線83cの誘起電圧を整流するダイオード42と、整流された脈流を平滑して補助電源VSAを生成するコンデンサ43とで構成されている。

【0005】一方、トランス82、83の各二次巻線82b、83b側の二次回路には、整流用のダイオード51、52と、平滑用のコンデンサ53と、出力電圧V0の電圧を分圧する抵抗54、55と、分圧された電圧に基づいて出力電圧V0の電圧値を検出して一次回路にフィードバックする出力電圧検出回路56とが配設されている。

【0006】この電源装置81では、ダイオード12、13が交流電圧VACを整流することにより図7(a)に示す脈流VPを生成し、ダイオードスタック20およびコンデンサ23が交流電圧VACを整流平滑することにより直流電圧VDCを生成する。この場合、脈流VPの高電圧期間(山の期間)においては、主として昇降圧コンバータ回路84が出力電圧V0を生成する。この場合、脈流VPの最高電圧VMAX(同図(a)参照)のときに、トランス82の一次巻線82aを流れる電流I11の電流値と、トランス83の一次巻線83aを流れる電流I12の電流値との比が例えば9:1となるように予め規定する。また、両トランス82、83については、例えば、トランス82の一次巻線82aのインダクタンスおよび巻数をそれぞれ値L82aおよび値N82aとし、トランス82の二次巻線82bのインダクタンスおよび巻数をそれぞれ値L82bおよび値N82bとし、トランス83の一次巻線83aのインダクタンスおよび巻数をそれぞれ値L83aおよび値N83aとし、トランス83の二次巻線83bのインダクタンスおよび巻数をそれぞれ値L83bおよび値N83bとした場合、下記の①式および②式が成立する仕様で製作する。

$$L82a : L83a = 1 : 9 \cdots \cdots \text{①式}$$

$$N82a : N82b = N83a : N83b \cdots \cdots \text{②式}$$

【0007】このような仕様の下で、例えば、交流電圧VACの正サイクル期間における脈流VPが最高電圧VMAXのときにスイッチ25がオン状態に制御されると、電流I11が、ダイオード12、トランス82の一次巻線82a、スイッチ25、抵抗26、およびダイオードスタック20内のダイオードからなる電流経路を流れる。これにより、トランス82にエネルギーが蓄積される。次いで、スイッチ25のオフ状態制御時に、ダイオード51およびコンデンサ53が、二次巻線82bの誘起電圧を整流平滑することにより出力電圧V0を生成する。

【0008】一方、脈流VPの電圧が徐々に低下すると、昇降圧コンバータ回路84が出力電圧V0を生成するための入力電圧が低下する。したがって、昇降圧コン

バータ回路85が、出力電圧V0の生成に徐々に寄与することになる。やがて、脈流VPの低電圧期間(谷の期間)において、脈流VPの電圧が昇降圧コンバータ回路84による出力電圧V0の生成が可能なスレショルド電圧VTH(図7(a)参照)よりも低下すると、昇降圧コンバータ回路84による出力電圧V0の生成がほぼ不可能となる。このため、この期間においては、主として昇降圧コンバータ回路85が出力電圧V0を生成する。

【0009】この脈流VPの低電圧期間においては、スイッチ25のオン状態制御時に、コンデンサ23の充電電圧に基づく電流I12が、コンデンサ23の正極端子、トランス83の一次巻線83a、スイッチ25、抵抗26、およびコンデンサ23の負極端子からなる電流経路を流れる。これにより、トランス83にエネルギーが蓄積される。次いで、スイッチ25のオフ状態制御時に、ダイオード52およびコンデンサ53が、二次巻線83bの誘起電圧を整流平滑することにより出力電圧V0を生成する。

【0010】また、この期間では、スイッチ25のスイッチングがオフ状態に制御されたときに、トランス83の補助巻線83cに電圧が誘起する。この際には、ダイオード42がこの誘起電圧を整流し、かつコンデンサ43が平滑することにより、補助電源VSAが生成される。この場合、補助電源VSAは、スイッチング制御回路31に駆動用電源として供給されると共に過電圧検出回路33にも出力される。

【0011】一方、出力電圧V0は、交流電圧VACの1サイクルに亘ってスイッチ25がスイッチング制御回路31によってPWM制御されることにより、所定電圧に安定化される。具体的には、まず、抵抗26が、図7(f)に示すように、スイッチング電流の電流値に比例する電圧VSW1を検出してコンパレータ35のプラス入力部に出力する。同時に、出力電圧検出回路56が、抵抗54、55によって分圧された電圧に応じて絶縁回路36内のホトダイオードを駆動する。これにより、絶縁回路36内のホトトランジスタが作動することにより、基準電圧VREF1に一端が接続された抵抗40の他端の電圧が降下する。この際に、その他端の電圧は、出力電圧V0の電圧値の上昇に応じて電圧が低下するフィードバック電圧VFDとしてコンパレータ35のマイナス入力部に供給される。この場合、コンパレータ35は、電圧VSW1とフィードバック電圧VFDとを比較し、電圧VSW1の電圧値がフィードバック電圧VFDの電圧値に達したときに、制御信号SSをスイッチング制御回路31に出力する。次いで、スイッチング制御回路31が、コンパレータ35から制御信号SSが出力されたときに、スイッチ25に対するスイッチング制御信号SSWをローレベルにすることによりスイッチ25をスイッチングオフ状態に制御する。このように、カレントモードPWM制御方式に従ってフィードバック制御が行われることにより、

出力電圧 $V_0$ が所定の電圧 $V_R$ に安定化される。

【0012】以上の動作により、脈流 $V_P$ の電圧がスレショルド電圧 $V_{TH}$ を超える期間においては、主として、図7(b)に示す電流 $I_{11}$ がスイッチ25を流れることによって出力電圧 $V_0$ が生成され、脈流 $V_P$ の電圧がスレショルド電圧 $V_{TH}$ よりも低下する期間においては、主として、同図(c)に示す電流 $I_{12}$ がスイッチ25を流れることによって出力電圧 $V_0$ が生成される。

【0013】これらの過程において、図7(d)に示すように、脈流 $V_P$ の電圧が最高電圧 $V_{MAX}$ またはその近傍に達したときに、入力電流 $I_{12IN}$ がパルス状に流れ込んでコンデンサ23を充電する。このため、電源装置81に流れ込む入力電流 $I_{1IN}$ は、同図(b)に示す電流 $I_{11}$ と、同図(d)に示す入力電流 $I_{12IN}$ との合成となるため、同図(e)に示す電流波形となる。したがって、電流 $I_{1IN}$ が交流電圧 $V_{AC}$ のほぼ1サイクル全域に亘って流れ込む結果、入力力率が0.85~0.9程度の良好な力率改善効果を得ることができ、しかも1コンバータ方式のため、極めて高効率で出力電圧 $V_0$ を生成することができる。

【0014】

【発明が解決しようとする課題】ところが、出願人が既に開発している電源装置81には、以下の改善点がある。すなわち、電源装置81では、出力電圧 $V_0$ の安定化にあたり、フィードバック電圧 $V_{FD}$ と電圧 $V_{SW1}$ とをコンパレータ35が比較することにより、カレントモードPWM制御方式に従ってフィードバック制御が行われている。この場合、トランス83の二次巻線83bのインダクタンス $L_{83b}$ が大きく、かつトランス82の二次巻線82bのインダクタンス $L_{82b}$ が小さく規定されている。このため、トランス82の二次巻線82bからは不連続モードでフライバック電流が放出されるのに対して、トランス83の二次巻線83bからは連続モードでフライバック電流が放出される。この場合、各二次巻線82b、83bから同じ電力が放出されるとすれば、フライバック電流が不連続モードで放出されるときにトランス82の一次巻線82aに流れる電流 $I_{11}$ のピーク電流値が大きくなるのに対し、フライバック電流が連続モードで放出されるときにトランス83の一次巻線83aに流れる電流 $I_{12}$ のピーク電流値は小さくなる。したがって、電圧 $V_{SW1}$ が電流 $I_{11}$ と電流 $I_{12}$ との合成電圧のため、電圧 $V_{SW1}$ の電圧は、図7(f)に示すように、脈流 $V_P$ の電圧がスレショルド電圧 $V_{TH}$ よりも低下する時に急峻に低下し、超える時には急峻に上昇する。

【0015】一方、コンパレータ35、出力電圧検出回路56および絶縁回路36からなるフィードバック制御系には、ある程度の時間遅れが存在する。このため、電圧 $V_{SW1}$ の電圧が急峻に低下する時には、スイッチング制御回路31がスイッチング制御信号 $SSW$ のパルス幅を急速に広げようと制御するため、図7(g)に示すよう

に、出力電圧 $V_0$ が急峻に上昇する。逆に、電圧 $V_{SW1}$ の電圧が急峻に上昇する時には、スイッチング制御回路31がスイッチング制御信号 $SSW$ のパルス幅を急速に狭めようと制御するため、同図(g)に示すように、出力電圧 $V_0$ が急峻に低下する。このため、電源装置81には、出力電圧 $V_0$ に重畳するリップル成分量が大きいため、出力電圧 $V_0$ の確実なる安定化が望まれている。

【0016】本発明は、かかる改善点に鑑みてなされたものであり、出力電圧安定化制御の確実化を図ることが可能なスイッチング電源装置を提供することを主目的とする。

【0017】

【課題を解決するための手段】上記目的を達成すべく請求項1記載のスイッチング電源装置は、主として脈流の高電圧期間に脈流を第1のトランスの一次巻線を介してスイッチングすることにより第1のトランスの二次巻線に電圧を誘起させる第1のコンバータ回路と、平滑した直流を主として脈流の低電圧期間に第2のトランスの一次巻線を介してスイッチングすることにより第2のトランスの二次巻線に電圧を誘起させる第2のコンバータ回路と、両コンバータ回路によるスイッチング時におけるスイッチング電流の電流値に関連付けられた比較電圧、および装置出力電圧に基づいて生成されたフィードバック電圧の両者に基づいてカレントモードPWM制御用の制御信号を生成する制御信号生成回路と、制御信号に従って両コンバータ回路のスイッチングをPWM制御するスイッチング制御回路とを備え、両トランスにおける各二次巻線の誘起電圧を整流して合成することにより装置出力電圧を生成するスイッチング電源装置であって、制御信号生成回路は、スイッチング電流を電圧変換したスイッチング電流対応電圧と所定のオフセット電圧との加算電圧を比較電圧として制御信号を生成することを特徴とする。

【0018】請求項2記載のスイッチング電源装置は、主として脈流の高電圧期間に脈流をトランスの第1の一次巻線を介してスイッチングすることによりトランスの二次巻線に電圧を誘起させる第1のコンバータ回路と、平滑した直流を主として脈流の低電圧期間にトランスの第2の一次巻線を介してスイッチングすることにより二次巻線に電圧を誘起させる第2のコンバータ回路と、両コンバータ回路によるスイッチング時におけるスイッチング電流の電流値に関連付けられた比較電圧、および装置出力電圧に基づいて生成されたフィードバック電圧の両者に基づいてカレントモードPWM制御用の制御信号を生成する制御信号生成回路と、制御信号に従って両コンバータ回路のスイッチングをPWM制御するスイッチング制御回路とを備え、二次巻線の誘起電圧を整流することにより装置出力電圧を生成するスイッチング電源装置であって、制御信号生成回路は、スイッチング電流を電圧変換したスイッチング電流対応電圧と所定のオフセ

ット電圧との加算電圧を比較電圧として制御信号を生成することを特徴とする。

【0019】請求項3記載のスイッチング電源装置は、請求項1または2記載のスイッチング電源装置において、オフセット電圧は、直流定電圧、および脈流に対して高電圧期間および低電圧期間が反転した波形電圧のいずれかであることを特徴とする。

【0020】

【発明の実施の形態】以下、添付図面を参照して、本発明に係るスイッチング電源装置の好適な実施の形態について説明する。なお、出願人が既に開発している電源装置81と同一の構成要素については同一の符号を付して重複した説明を省略する。

【0021】まず、図1に示す電源装置1の構成について説明する。

【0022】この電源装置1は、本発明における第1のコンバータ回路に相当する力率改善用の昇降圧コンバータ回路4と、本発明における第2のコンバータ回路に相当するコンデンサインプット形の昇降圧コンバータ回路5とを備え、両昇降圧コンバータ回路4、5で1つのスイッチング素子を共通使用するフライバック形の構成が採用されている。具体的には、電源装置1は、本発明における第1および第2のトランスにそれぞれ相当するスイッチング用のトランス2、3を備え、両トランス2、3における一次巻線2a、3a側の一次回路に、昇降圧コンバータ回路4の一部を構成するダイオード12、13が配設されると共に、昇降圧コンバータ回路5の一部をそれぞれ構成するダイオードスタック20、平滑用のチョークコイル21、コンデンサ23への突入電流を電流制限する抵抗22、平滑用のコンデンサ23、例えばFETで構成されたスイッチ25、およびスイッチング電流検出用の抵抗26が配設されている。

【0023】また、一次回路には、スイッチ25のスイッチングをカレントモードPWM制御方式で制御するスイッチング制御回路31と、スイッチング制御回路31用の補助電源VSを生成する補助電源回路32と、過電圧検出回路33と、スイッチング電流の過電流を検出するコンパレータ34と、本発明における制御信号生成回路に相当しカレントモードPWM制御用の制御信号SSを生成するコンパレータ35と、絶縁回路36と、抵抗37～40とが配設されている。この場合、補助電源回路32は、トランス2の補助巻線2cと、トランス3の補助巻線3cと、補助巻線2c、3cの誘起電圧をそれぞれ整流するダイオード41、42と、整流された脈流を合成した電圧を平滑して補助電源VSを生成するコンデンサ43とで構成されている。

【0024】一方、トランス2、3における各二次巻線2b、3b側の二次回路には、整流用のダイオード51、52と、平滑用のコンデンサ53と、分圧用の抵抗54、55と、出力電圧V0の電圧値を検出して一次回

路にフィードバックする出力電圧検出回路56とが配設されている。

【0025】この電源装置1では、ダイオード12、13が交流電圧VACを整流することにより図2(a)に示す脈流VPを生成し、ダイオードスタック20およびコンデンサ23が交流電圧VACを整流平滑することにより直流電圧VDCを生成する。この場合、脈流VPの高電圧期間においては、主として昇降圧コンバータ回路4が出力電圧V0を生成する。この場合、脈流VPの最高電圧VMAX(同図(a)参照)のときに、トランス2の一次巻線2aを流れる電流I11の電流値と、トランス3の一次巻線3aを流れる電流I12の電流値との比が例えば9:1となるように予め規定する。また、両トランス2、3については、例えば、トランス2の一次巻線2aのインダクタンスおよび巻数をそれぞれ値L2aおよび値N2aとし、トランス2の二次巻線2bのインダクタンスおよび巻数をそれぞれ値L2bおよびN2bとし、トランス3の一次巻線3aのインダクタンスおよび巻数をそれぞれ値L3aおよび値N3aとし、トランス3の二次巻線3bのインダクタンスおよび巻数をそれぞれ値L3bおよびN3bとした場合、下記の③式および④式が成立する仕様で製作する。

$$L2a : L3a = 1 : 9 \cdots \cdots \text{③式}$$

$$N2a : N2b = N3a : N3b \cdots \cdots \text{④式}$$

【0026】このような仕様の下で、例えば、交流電圧VACの正サイクル期間における脈流VPが最高電圧VMAXのときにスイッチ25がオン状態に制御されると、電流I11が、ダイオード12、トランス2の一次巻線2a、スイッチ25、抵抗26、およびダイオードスタック20内のダイオードからなる電流経路を流れることにより、トランス2にエネルギーが蓄積される。次いで、スイッチ25のオフ状態制御時に、ダイオード51およびコンデンサ53が、二次巻線2bの誘起電圧を整流平滑することにより出力電圧V0を生成する。

【0027】一方、脈流VPの電圧が徐々に低下すると、昇降圧コンバータ回路4が出力電圧V0を生成するための入力電圧が低下する。したがって、昇降圧コンバータ回路5が、出力電圧V0の生成に徐々に寄与することになる。やがて、脈流VPの低電圧期間において、脈流VPの電圧が昇降圧コンバータ回路4による出力電圧V0の生成が可能なスレシヨルド電圧VTH(図2(a)参照)よりも低下すると、この期間においては、主として昇降圧コンバータ回路5が出力電圧V0を生成する。

【0028】この脈流VPの低電圧期間においては、スイッチ25のオン状態制御時に、コンデンサ23の充電電圧に基づく電流I12が、コンデンサ23の正極端子、トランス3の一次巻線3a、スイッチ25、抵抗26、およびコンデンサ23の負極端子からなる電流経路を流れることにより、トランス3にエネルギーが蓄積される。次いで、スイッチ25のオフ状態制御時に、ダイオ

ード52およびコンデンサ53が、二次巻線3bの誘起電圧を整流平滑することにより出力電圧V0を生成する。

【0029】また、脈流VPが高電圧のときには、スイッチ25のスイッチングがオフ状態に制御されたときに、主としてトランス2の補助巻線2cに電圧が誘起し、ダイオード41が誘起電圧を整流し、かつコンデンサ43が平滑することにより、図2(f)の破線で示すように、補助電源VS1が生成される。逆に、脈流VPが低電圧のときには、スイッチ25のスイッチングがオフ状態に制御されたときに、主としてトランス3の補助巻線3cに電圧が誘起し、この際には、ダイオード42が誘起電圧を整流し、かつコンデンサ43が平滑することにより、同図(f)の実線で示すように、補助電源VS2が生成される。この場合、両補助電源VS1、VS2が合成されることにより、同図(g)に示すように、交流電圧VACの1サイクルに亘って出力電圧V0に比例するほぼ一定電圧値の補助電源VSが生成され、この補助電源VSは、スイッチング制御回路31に駆動用電源として供\*

$$VSW = (VREF1 - VSW1) \times R37 / (R37 + R38) + VSW1 \dots \text{⑤式}$$

$$VSW = VREF1 \times (R37 + R26) / (R38 + R37 + R26) \dots \text{⑥式}$$

【0031】同時に、出力電圧検出回路56が、抵抗4、55によって分圧された電圧に応じて絶縁回路36内のホトダイオードを駆動することにより、絶縁回路36内のホトトランジスタが作動し、抵抗40の他端の電圧がフィードバック電圧VFDとしてコンパレータ35のマイナス入力部に供給される。この場合、コンパレータ35は、図3(a)に示すように、電圧VSWの電圧値がフィードバック電圧VFDの電圧値に達したときに、同図(b)に示すハイレベルの制御信号SSをスイッチング制御回路31に出力する。これにより、スイッチング制御回路31が、同図(c)に示すように、スイッチング制御信号SSWをローレベルにすることによりスイッチ25をスイッチングオフ状態に制御する。この結果、カレントモードPWM制御方式に従ってフィードバック制御が行われることにより、出力電圧V0が所定の電圧VRに安定化される。

【0032】この場合、電圧VSWが、電圧VSW1にオフセット電圧V0FSを重畳して生成され、かつフィードバック電圧VFDが出力電圧V0の所定の電圧VRに応じて一義的に決定される電圧値のため、図2(h)に示すように、脈流VPがスレショルド電圧VTHを超えている期間における電圧VSWと、脈流VPがスレショルド電圧VTHを下回っている期間における電圧VSWとの電圧差が小さくなっている。つまり、オフセット電圧V0FSが重畳されることにより、その電圧差が圧縮されて、脈流VPがスレショルド電圧VTHを下回る際および超える際の電圧VSWの変化量が小さくなっている。したがって、コンパレータ35、出力電圧検出回路56および絶縁回路36からなるフィードバック制御系にある程度の時間遅れ※50

\* 給されると共に過電圧検出回路33にも出力される。

【0030】一方、出力電圧V0は、交流電圧VACの1サイクルに亘ってスイッチ25がスイッチング制御回路31によってPWM制御されることにより、所定の電圧VRに安定化される。具体的には、コンパレータ35のプラス入力部には、本発明におけるスイッチング電流対応電圧に相当しスイッチング電流が抵抗26に流れることによって抵抗26の両端に発生する電圧VSW1と、基準電圧VREF1を抵抗38、37、26で分圧した電圧とを加算した電圧VSWが入力される。この場合、電圧VSWは、本発明における比較電圧に相当し、その電圧値は、抵抗38、37、26の抵抗値をそれぞれR38、R37、R26とすれば、抵抗26にスイッチング電流が流れているときには、下記の⑤式で表され、スイッチング電流が流れていないときには、下記の⑥式で表される。なお、以下、電圧VSW1に加算される電圧、言い替えば、下記の⑥式で表される電圧VSWをオフセット電圧V0FSと定義する。

※が存在する場合であっても、スイッチング制御回路31によるスイッチング制御信号SSWのパルス幅制御量が、電源装置81におけるパルス幅制御量と比較して十分に少なくなる。このため、同図(i)に示すように、出力電圧V0に重畳するリップル成分が十分に除去される。この結果、この電源装置1では、出力電圧V0が所定の電圧VRに確実に安定化される。

【0033】また、出力電圧V0の過電圧に対する過電圧保護も同時に行われる。具体的には、補助電源VSの電圧値は、両トランス2、3の各一次巻線2a、3aの誘起電圧を整流した電圧を合成しているため、出力電圧V0にほぼ比例する。このため、過電圧検出回路33は、補助電源VSの電圧が過電圧判定用の基準電圧V0V(図2(g)参照)を超えたときに、過電圧制御信号SOVをスイッチング制御回路31に出力する。この際には、スイッチング制御回路31が、スイッチング制御信号SSWのスイッチ25への出力を停止する。これにより、出力電圧V0の過度の上昇が防止される。この場合、補助電源VSの電圧値が交流電圧VACの1サイクルに亘ってほぼ一定電圧値のため、脈流VPの高電圧期間および低電圧期間のいずれにおいても、出力電圧V0の過電圧に対する保護の確実化を図ることができる。

【0034】さらに、スイッチ25に対する過電流保護も行われる。具体的には、コンパレータ34が、図2(h)にそれぞれ示す電圧VSWと基準電圧VREF2とを比較し、電圧VSWが基準電圧VREF2よりも高い電圧に達したときに、制御信号SOCをスイッチング制御回路31に出力する。この際には、スイッチング制御回路31が、スイッチング制御信号SSWのスイッチ25への出力を停

止する。これにより、過大なスイッチング電流の導通が阻止されてスイッチ25が保護される。

【0035】以上の動作により、脈流VPの電圧がスレショルド電圧VTHを超える期間においては、主として、図2(b)に示す電流I11がスイッチ25を流れることによって出力電圧V0が生成され、脈流VPの電圧がスレショルド電圧VTHよりも低下する期間においては、主として、同図(c)に示す電流I12がスイッチ25を流れることによって出力電圧V0が生成される。

【0036】これらの過程において、図2(d)に示すように、脈流VPの電圧が最高電圧VMAXまたはその近傍に達したときに、入力電流I12INがパルス状に流れ込んでコンデンサ23を充電する。このため、電源装置1に流れ込む入力電流I1Nは、同図(b)に示す電流I11と、同図(d)に示す入力電流I12INとの合成となるため、同図(e)に示す電流波形となる。したがって、電流I1Nが交流電圧VACのほぼ1サイクル全域に亘って流れ込む結果、入力力率が0.85~0.9程度の良好な力率改善効果を得ることができる。

【0037】次に、図4を参照して他の実施の形態に係る電源装置1aについて説明する。なお、電源装置1と同一の構成要素については同一の符号を付して重複した説明を省略し、また電源装置1と同一の動作についての重複した説明も省略する。

【0038】同図に示すように、電源装置1aは、電源装置1における2つのトランス2、3に代えて、本発明における第1および第2の巻線にそれぞれ相当する一次巻線6a、6b、二次巻線6cおよび補助巻線6dを有する1つのトランス6が用いられて構成されている。この場合、トランス6の両一次巻線6a、6b、二次巻線6cおよび補助巻線6dは、磁気コアを介して互いに磁気結合されており、一次巻線6aの巻数Naに対する一次巻線6bの巻数Nbの巻線比Rabが例えば1:2に規定されている。また、補助電源回路32bは、補助巻線6a、ダイオード42およびコンデンサ43で構成されている。

【0039】この電源装置1aでは、電源装置1と同様にして、図5(a)に示す脈流VP、および脈流VPの最高電圧VMAXにほぼ等しい電圧の直流電圧VDCが生成される。そして、脈流VPの高電圧期間においては、昇降圧コンバータ4が出力電圧V0を生成する。具体的には、この期間では、スイッチ25がオン状態に制御されると、電流I1が、ダイオード12、一次巻線6a、スイッチ25、抵抗26およびダイオードスタック20からなる電流経路を流れる。この際には、図4に示すように、電圧Vaが一次巻線6aの両端に誘起し、これに伴って、巻線比Rabに応じた電圧Vbが一次巻線6bの両端に誘起する。この場合、脈流VPの電圧が最高電圧VMAXの1/2となる電圧V1(図5(a)参照)よりも高電圧の期間においては、電圧Vbは、脈流VPの最高

電圧VMAXよりも高電圧となる。したがって、この期間では、電圧Vbが直流電圧VDCの電圧よりも高電圧となるため、直流電圧VDCに基づく電流I2の一次巻線6bへの流れ込みが阻止される。次いで、ダイオード51およびコンデンサ53が、スイッチ25のオフ状態制御時に二次巻線6cに誘起した電圧を整流平滑することにより出力電圧V0を生成する。

【0040】次いで、脈流VPの電圧が徐々に低下し、脈流VPの電圧が電圧V1よりも低下する低電圧期間においては、昇降圧コンバータ回路5が出力電圧V0を生成する。具体的には、この期間では、スイッチ25がオン状態に制御されると、電流I2が、コンデンサ23の正極端子、一次巻線6b、ダイオード24、スイッチ25、抵抗26およびコンデンサ23の負極端子からなる電流経路を流れる。この際には、図4に示すように、電圧Vbが一次巻線6bの両端に誘起し、これに伴って、巻線比Rabに応じた電圧Vaが一次巻線6aの両端に誘起する。この場合、この期間においては、電圧Vaは、直流電圧VDCの1/2の電圧になるため、脈流VPの電圧よりも高電圧となる。したがって、この期間では、脈流VPに基づく電流I1の一次巻線6aへの流れ込みが阻止される。次いで、ダイオード51およびコンデンサ53が、スイッチ25のオフ状態制御時に二次巻線6cに誘起した電圧を整流平滑することにより出力電圧V0を生成する。

【0041】以上の動作により、図5(b)、(c)に示すように、脈流VPの電圧が電圧V1よりも高電圧の期間においては、一次巻線6aに電流I1が流れることにより出力電圧V0が生成され、脈流VPの電圧が電圧V1よりも低電圧の期間においては、一次巻線6bに電流I2が流れることにより出力電圧V0が生成される。一方、コンデンサ23には、同図(d)に示す入力電流I2INがパルス状に流れ込む。このため、電源装置1aに流れ込む入力電流I1Nは、同図(b)に示す電流I1と、同図(d)に示す入力電流I2INとの合成となるため、同図(e)に示す電流波形となる。したがって、電流I1Nが交流電圧VACのほぼ1サイクル全域に亘って流れ込む結果、電源装置1と同じように、入力力率が0.85~0.9程度の良好な力率改善効果を得ることができる。

【0042】また、出力電圧V0のカレントモードPWM制御についても、電源装置1と同じようにして、図5(f)に示すように、脈流VPがスレショルド電圧VTHを超えている期間における電圧VSWと、脈流VPがスレショルド電圧VTHを下回っている期間における電圧VSWとの電圧差、つまり、脈流VPが最高電圧VMAXを下回る際および超える際の電圧VSWの変化量が小さくなっている。したがって、スイッチング制御回路31によるスイッチング制御信号SSWのパルス幅制御量が、電源装置1におけるパルス幅制御量とほぼ同一となる。このた

め、図5(g)に示すように、出力電圧V0に重畳するリップル成分が十分に除去される。この結果、この電源装置1aでも、出力電圧V0が所定の電圧VRに確実に安定化される。

【0043】このように、この電源装置1aによれば、交流電圧VACの1周期における山の部分に相当する期間（つまり、脈流VPの高電圧期間）においては、一次巻線6aを介して二次巻線6c側にエネルギーが伝達され、交流電圧VACの1周期における谷の部分に相当する期間（つまり、脈流VPの低電圧期間）においては、一次巻線6bを介して二次巻線6c側にエネルギーが伝達されるため、2つのトランス2, 3を必要とする電源装置1とは異なり、1つのトランス6を両昇降圧コンバータ4, 5で兼用することができる。この場合、巻線6a, 6b, 6cの数は電源装置1と比較して1つ低減できるだけであるが、一般的には、トランス全体に占める磁気コアの割合が極めて大きいので、磁気コアを1つにできることで、実質的には、スイッチング電源装置に占めるトランスの体積比を約1/2に低下させることができる。この結果、電源装置1aの小型化を図ることができると共にコストを低減することができる。しかも、電源装置1と同じように、1コンバータ方式のため、極めて高効率で出力電圧V0を生成することができる。

【0044】なお、本発明におけるスイッチング電源は、上記した電源装置1, 1aの構成に限らず、適宜変更が可能である。例えば、フォワード型AC/DCコンバータや、非絶縁チョッパ形電源装置にも適用が可能であるし、交流電圧VACの電圧に何ら制限を受けないため、いわゆる入力ワイドレンジのスイッチング電源装置やACアダプタにも適用が可能である。また、両コンバータ回路4, 5にスイッチ25をそれぞれ個別に配設し、その両スイッチ25をスイッチング制御回路31がスイッチング制御する構成を採用することもできる。さらに、スイッチ25としては、FETに限らず、トランジスタなどの各種スイッチング素子を採用することもできる。また、この実施形態では、オフセット電圧として、直流定電圧を電圧VSW1に重畳する例について説明したが、これに限らず、脈流VPを反転増幅した波形の電圧を電圧VSW1に重畳してもよい。この場合には、脈流VPがスレショルド電圧VTHを下回る期間における電圧VSW1の電圧値を重点的に高くすることができるため、脈流VPがスレショルド電圧VTHを下回る際および超える際の電圧VSW1の変化量をより小さくすることができるため、出力電圧V0をより確実に所定の電圧VRに安定化することができる。

【0045】また、電源装置1aでは、トランス2の一次巻線2aの巻数Naに対する一次巻線2bの巻数Nbの巻線比Rabを値2(1:2)で形成した例について説明したが、巻線比Rabは値1以上であればよい。言い替えば、巻線比Rabで決定される電圧V1が、昇降圧コ

ンバータ4の動作可能電圧であるスレショルド電圧VTHよりも高い電圧となればよい。ただし、入力力率の十分な改善効果を期待するには、発明者の実験によれば、巻線比Rabを値1.5から値3までの範囲に規定するのが好ましく、この範囲であれば、入力力率が0.85~0.9の範囲に収まることが確認されている。したがって、入力力率が一般的に0.5~0.65であるコンデンサインプット形のスイッチング電源装置と比較して、入力力率が格段に改善される。なお、巻線比Rabを値1に近づけるほど、出力電圧V0生成に対する昇降圧コンバータ4の役割が大きく、巻線比Rabを大きな値にするほど、出力電圧V0生成に対する昇降圧コンバータ5の役割が大きくなる。このため、巻線比Rabを値1.5から値3までの範囲に規定することにより、コンデンサ23の容量をある程度まで小さくすることもでき、かかる場合には、電源装置1aを最も小型化することができる。

【0046】

【発明の効果】以上のように、請求項1記載のスイッチング電源装置によれば、制御信号生成回路がスイッチング電流対応電圧と所定のオフセット電圧との加算電圧を比較電圧として制御信号を生成することにより、スイッチング制御回路の制御量を十分に少なくすることができるため、出力電圧に重畳するリップル成分を十分に除去することができ、これにより、出力電圧を確実に安定化することができる。

【0047】また、請求項2記載のスイッチング電源装置によれば、請求項1記載のスイッチング電源装置の効果に加えて、スイッチング用のトランスを1つで構成することができるため、十分な入力力率改善効果を維持しつつ、スイッチング電源装置の小型化を図ることができると共にコストを低減することができる。

【0048】さらに、請求項3記載のスイッチング電源装置によれば、直流定電圧、および脈流に対して高電圧期間および低電圧期間が反転した波形電圧のいずれかをを用いることによりオフセット電圧を極めて簡単に生成することができる。この場合、直流定電圧を用いた場合には、スイッチング電源装置を最も簡易に構成することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態に係る電源装置1の回路図である。

【図2】電源装置1の動作を説明するための波形図であって、(a)は交流電圧VACを整流して生成した脈流VPの電圧波形図、(b)は電流I11の電流波形図、(c)は電流I12の電流波形図、(d)は入力電流I12INの電流波形図、(e)は入力電流I1Nの電流波形図、(f)は補助電源VS1, VS2の電圧波形図、(g)は補助電源VSの電圧波形図、(h)は電圧VSWの電圧波形図、(i)は出力電圧V0の電圧波形図である。



15

【図3】(a)は電圧 $V_{SW}$ およびフィードバック電圧 $V_{FD}$ の電圧波形図、(b)は制御信号 $SS$ の電圧波形図、(c)はスイッチング制御信号 $SSW$ の電圧波形図である。

【図4】本発明の他の実施の形態に係る電源装置1aの回路図である。

【図5】電源装置1aの動作を説明するための波形図であって、(a)は交流電圧 $V_{AC}$ を整流して生成した脈流 $V_P$ の電圧波形図、(b)は電流 $I_1$ の電流波形図、(c)は電流 $I_2$ の電流波形図、(d)は入力電流 $I_{2I}$  10 Nの電流波形図、(e)は入力電流 $I_{IN}$ の電流波形図、(f)は電圧 $V_{SW}$ の電圧波形図、(g)は出力電圧 $V_0$ の電圧波形図である。

【図6】出願人が既に開発している電源装置81の回路図である。

【図7】電源装置81の動作を説明するための波形図であって、(a)は交流電圧 $V_{AC}$ を整流して生成した脈流 $V_P$ の電圧波形図、(b)は電流 $I_{11}$ の電流波形図、

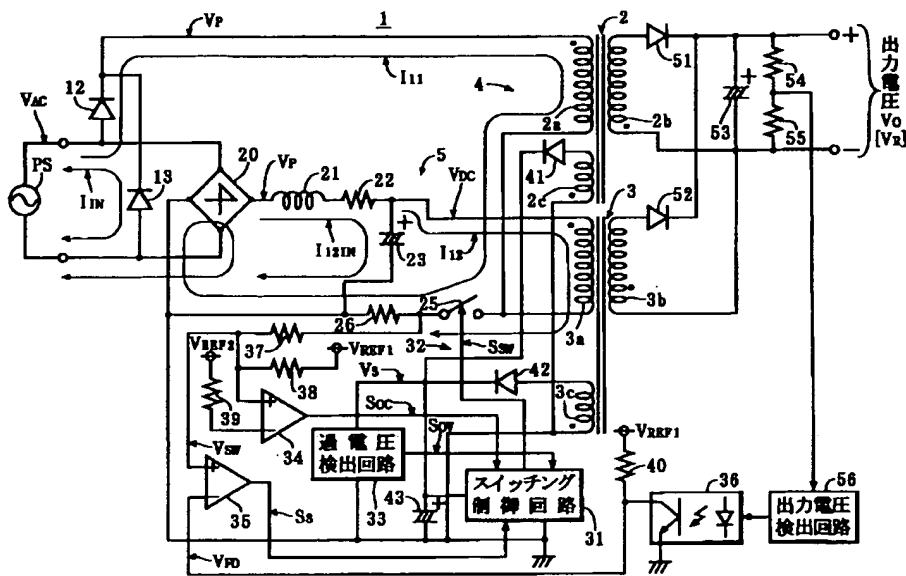
16

(c)は電流 $I_{12}$ の電流波形図、(d)は入力電流 $I_{12I}$  INの電流波形図、(e)は入力電流 $I_{IN}$ の電流波形図、(f)は電圧 $V_{SW1}$ の電圧波形図、(g)は出力電圧 $V_0$ の電圧波形図である。

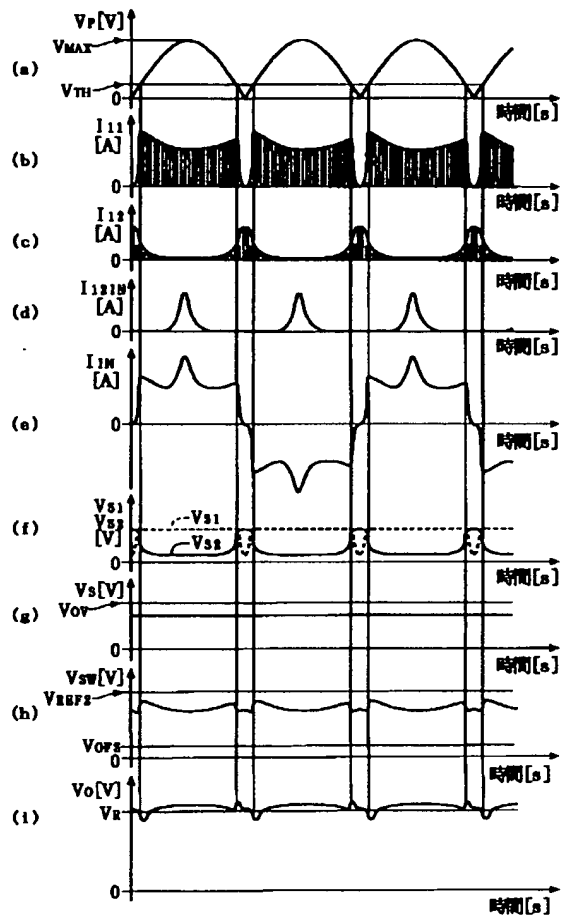
【符号の説明】

1, 1a 電源装置  
2, 3, 6 トランス  
2a, 3a, 6a, 6b 一次巻線  
2b, 3b, 6c 二次巻線  
4, 5 昇降圧コンバータ回路  
31 スwitching制御回路  
35 コンパレータ  
 $V_{DC}$  直流電圧  
 $V_{FD}$  フィードバック電圧  
 $V_0$  出力電圧  
 $V_{OFS}$  オフセット電圧  
 $V_P$  脈流  
 $V_{SW}$  電圧

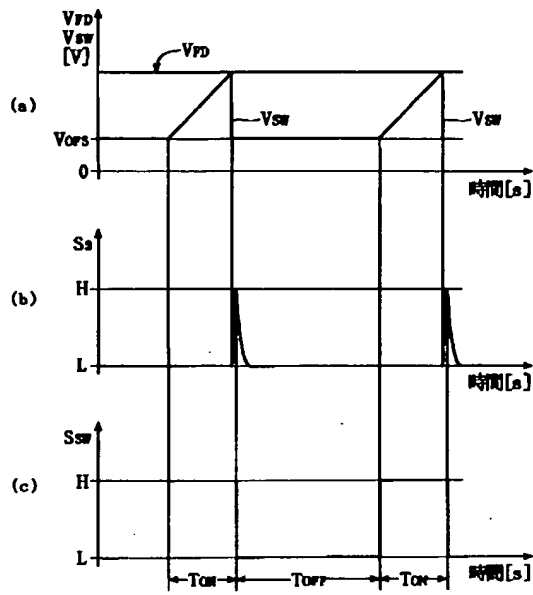
【図1】



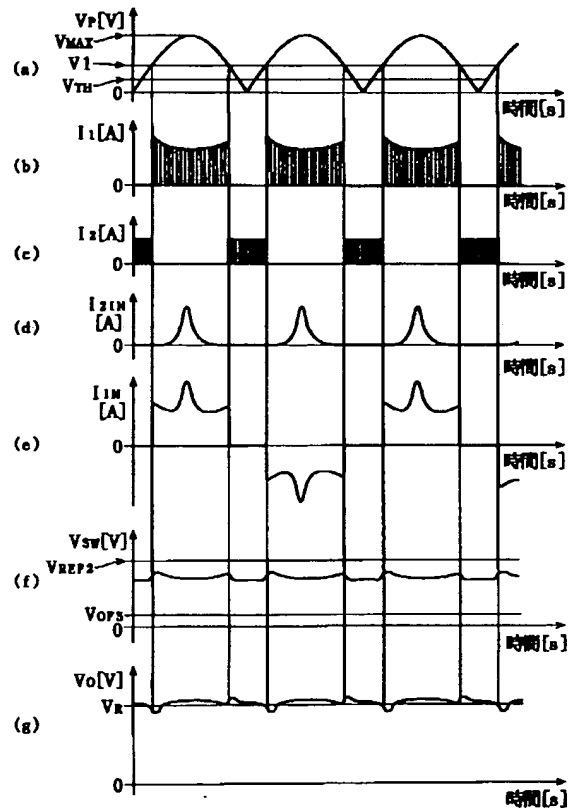
【図2】



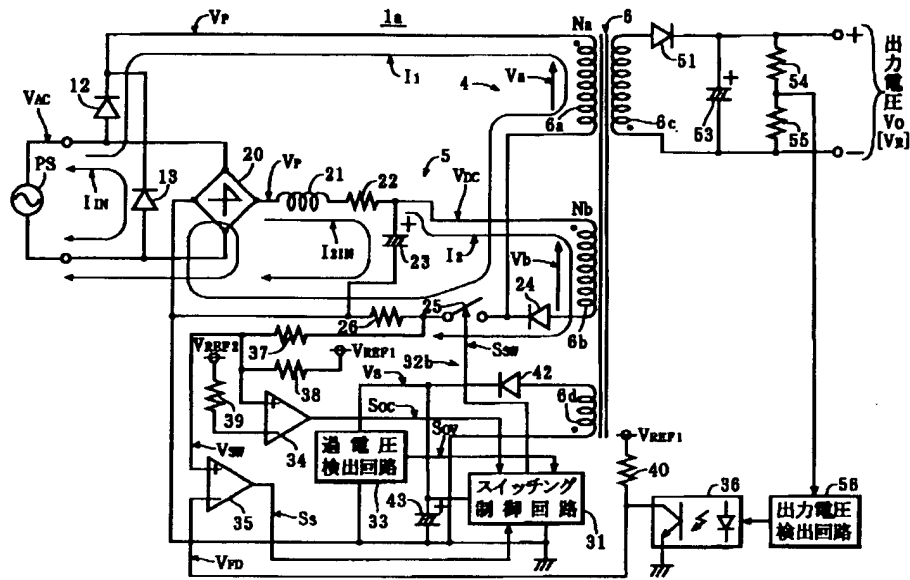
【図3】



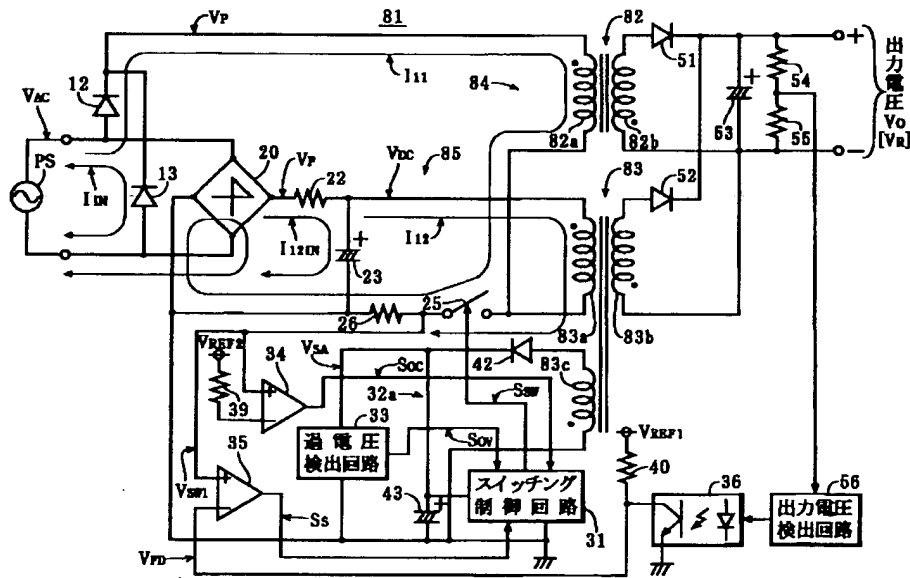
【図5】



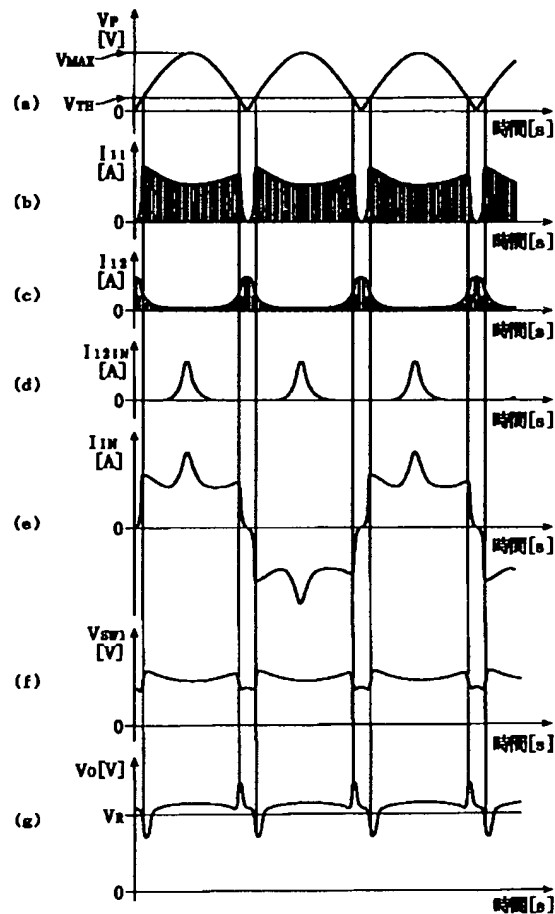
【図4】



【図6】



【図7】



## 【手続補正書】

【提出日】平成12年4月28日(2000.4.28)

## 【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項1

【補正方法】変更

## 【補正内容】

【請求項1】 主として脈流の高電圧期間に当該脈流を第1のトランスの一次巻線を介してスイッチングすることにより当該第1のトランスの二次巻線に電圧を誘起させる第1のコンバータ回路と、平滑した直流を主として前記脈流の低電圧期間に第2のトランスの一次巻線を介してスイッチングすることにより当該第2のトランスの二次巻線に電圧を誘起させる第2のコンバータ回路と、前記両コンバータ回路によるスイッチング時におけるスイッチング電流を電圧変換したスイッチング電流対応電

圧に所定のオフセット電圧を加算して生成された比較電圧、および装置出力電圧に基づいて生成されたフィードバック電圧の両者を比較することによりカレントモードPWM制御用の制御信号を生成する制御信号生成回路と、前記制御信号に従って前記両コンバータ回路のスイッチングをPWM制御するスイッチング制御回路とを備え、前記両トランスにおける前記各二次巻線の誘起電圧を整流して合成することにより前記装置出力電圧を生成することを特徴とするスイッチング電源装置。

## 【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】請求項2

【補正方法】変更

## 【補正内容】

【請求項2】 主として脈流の高電圧期間に当該脈流をトランスの第1の一次巻線を介してスイッチングするこ

とにより当該トランスの二次巻線に電圧を誘起させる第1のコンバータ回路と、平滑した直流を主として前記脈流の低電圧期間に前記トランスの第2の一次巻線を介してスイッチングすることにより前記二次巻線に電圧を誘起させる第2のコンバータ回路と、前記両コンバータ回路によるスイッチング時におけるスイッチング電流を電圧変換したスイッチング電流対応電圧に所定のオフセット電圧を加算して生成された比較電圧、および装置出力電圧に基づいて生成されたフィードバック電圧の両者を比較することによりカレントモードPWM制御用の制御信号を生成する制御信号生成回路と、前記制御信号に従って前記両コンバータ回路のスイッチングをPWM制御するスイッチング制御回路とを備え、前記二次巻線の誘起電圧を整流することにより前記装置出力電圧を生成することを特徴とするスイッチング電源装置。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正内容】

【0017】

【課題を解決するための手段】上記目的を達成すべく請求項1記載のスイッチング電源装置は、主として脈流の高電圧期間に脈流を第1のトランスの一次巻線を介してスイッチングすることにより第1のトランスの二次巻線に電圧を誘起させる第1のコンバータ回路と、平滑した直流を主として脈流の低電圧期間に第2のトランスの一次巻線を介してスイッチングすることにより第2のトランスの二次巻線に電圧を誘起させる第2のコンバータ回路と、両コンバータ回路によるスイッチング時におけるスイッチング電流を電圧変換したスイッチング電流対応

電圧に所定のオフセット電圧を加算して生成された比較電圧、および装置出力電圧に基づいて生成されたフィードバック電圧の両者を比較することによりカレントモードPWM制御用の制御信号を生成する制御信号生成回路と、制御信号に従って両コンバータ回路のスイッチングをPWM制御するスイッチング制御回路とを備え、両トランスにおける各二次巻線の誘起電圧を整流して合成することにより装置出力電圧を生成することを特徴とする。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正内容】

【0018】請求項2記載のスイッチング電源装置は、主として脈流の高電圧期間に脈流をトランスの第1の一次巻線を介してスイッチングすることによりトランスの二次巻線に電圧を誘起させる第1のコンバータ回路と、平滑した直流を主として脈流の低電圧期間にトランスの第2の一次巻線を介してスイッチングすることにより二次巻線に電圧を誘起させる第2のコンバータ回路と、両コンバータ回路によるスイッチング時におけるスイッチング電流を電圧変換したスイッチング電流対応電圧に所定のオフセット電圧を加算して生成された比較電圧、および装置出力電圧に基づいて生成されたフィードバック電圧の両者を比較することによりカレントモードPWM制御用の制御信号を生成する制御信号生成回路と、制御信号に従って両コンバータ回路のスイッチングをPWM制御するスイッチング制御回路とを備え、二次巻線の誘起電圧を整流することにより装置出力電圧を生成することを特徴とする。

【手続補正書】

【提出日】平成12年8月25日(2000.8.25)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正内容】

【書類名】明細書

【発明の名称】スイッチング電源装置

【特許請求の範囲】

【請求項1】 交流電圧を整流して脈流電圧を生成する整流回路と、前記交流電圧を整流平滑して直流電圧を生成する整流平滑回路と、前記整流回路の正極出力部と負極出力部との間および前記整流平滑回路の正極出力部と負極出力部との間に接続される1つのスイッチング素子と、前記整流回路の正極出力部および前記スイッチング

素子の間に接続される一次巻線を有する第1のトランスと、前記整流平滑回路の正極出力部および前記スイッチング素子の間に接続され前記第1のトランスの前記一次巻線よりもインダクタンスが大きい一次巻線を有する第2のトランスと、前記スイッチング素子のスイッチングオン時に当該スイッチング素子を流れるスイッチング電流を電圧変換したスイッチング電流対応電圧に所定のオフセット電圧を加算して生成された比較電圧が装置出力電圧の上昇に応じて電圧が低下するフィードバック電圧の電圧値に達したときにカレントモードPWM制御用の制御信号を生成して出力する制御信号生成回路と、前記スイッチング素子をオン状態に制御すると共に前記制御信号生成回路から前記制御信号が出力されたときに当該スイッチング素子をオフ状態に制御するスイッチング制御回路とを備え、前記両トランスにおける各二次巻線の誘起電圧を整流して合成することにより前記装置出力電

圧を生成することを特徴とするスイッチング電源装置。

【請求項2】 交流電圧を整流して脈流電圧を生成する整流回路と、前記交流電圧を整流平滑して直流電圧を生成する整流平滑回路と、前記整流回路の正極出力部と負極出力部との間および前記整流平滑回路の正極出力部と負極出力部との間に接続される1つのスイッチング素子と、前記整流回路の正極出力部および前記スイッチング素子の間に接続される第1の一次巻線と前記整流平滑回路の正極出力部および前記スイッチング素子の間に接続され当該第1の一次巻線よりもインダクタンスが大きい第2の一次巻線とを有するトランスと、前記スイッチング素子のスイッチングオン時に当該スイッチング素子を流れるスイッチング電流を電圧変換したスイッチング電流対応電圧に所定のオフセット電圧を加算して生成された比較電圧が装置出力電圧の上昇に応じて電圧が低下するフィードバック電圧の電圧値に達したときにカレントモードPWM制御用の制御信号を生成して出力する制御信号生成回路と、前記スイッチング素子をオン状態に制御すると共に前記制御信号生成回路から前記制御信号が出力されたときに当該スイッチング素子をオフ状態に制御するスイッチング制御回路とを備え、前記トランスにおける二次巻線の誘起電圧を整流することにより前記装置出力電圧を生成することを特徴とするスイッチング電源装置。

【請求項3】 前記オフセット電圧は、前記脈流電圧に対して高電圧期間と低電圧期間とが反転した波形電圧、または直流定電圧であることを特徴とする請求項1または2記載のスイッチング電源装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、交流から直流に電力変換するスイッチング電源装置に関し、詳しくは、高力率で電力変換可能なスイッチング電源装置に関するものである。

【0002】

【従来の技術】一般的に、コンデンサインプット形のスイッチング電源装置では、入力電流がパルス状に流れ込むことによって入力電流高調波が発生する。したがって、スイッチング電源装置の電力が大きい場合や複数を同時に使用する場合は、この有害な高調波成分が商用電力系に及ぼす影響が無視できず、高調波誘導障害の発生や電圧波形歪みによる電力機器の加熱等種々の支障をきたす。このため、近年、入力電流高調波の低減が要請されており、入力電流高調波を低減可能な力率改善型の各種スイッチング電源装置が提案されている。この種のスイッチング電源装置としては、いわゆる2コンバータ方式や1コンバータ方式などが数多く提案されているが、2コンバータ方式には、各段の効率が高くても総合的な変換効率が低いという問題があり、1コンバータ方式には、出力リップルが大きいという問題がある。このた

め、出願人は、入力電流高調波を低減しつつ、これらの問題を解決すべく、図6に示す電源装置81を既に開発している。

【0003】この電源装置81は、力率改善用の昇降圧コンバータ回路84と、コンデンサインプット形の昇降圧コンバータ回路85とを備え、両昇降圧コンバータ回路84、85で1つのスイッチング素子を共通使用するフライバック形の構成が採用されている。具体的には、電源装置81は、スイッチング用のトランス82、83を備え、両トランス82、83における一次巻線82a、83a側の一次回路に、昇降圧コンバータ回路84の一部を構成する回路として、交流電源PSの交流電圧VACを整流して脈流VPを生成するダイオード12、13が配設されている。また、一次回路には、昇降圧コンバータ回路85の一部を構成する回路として、交流電圧VACを整流して脈流VPを生成するダイオードスタック20と、電流制限用の抵抗22と、脈流VPを直流電圧VDCに平滑するコンデンサ23と、例えばFETで構成されたスイッチ25と、スイッチング時にスイッチ25を流れるスイッチング電流を検出する抵抗26とが配設されている。

【0004】また、一次回路には、スイッチ25のスイッチングをいわゆるカレントモードPWM制御方式で制御するスイッチング制御回路31と、スイッチング制御回路31用の補助電源VSAを生成する補助電源回路32aと、補助電源VSAの電圧を監視することにより出力電圧V0の過電圧を検出する過電圧検出回路33と、スイッチング電流の過電流を検出するコンパレータ34と、カレントモードPWM制御用の制御信号SSを生成するコンパレータ35と、例えばホトダイオードおよびホトトランジスタからなる絶縁回路36と、コンパレータ34のマイナス入力部および基準電圧VREF2間に接続される抵抗39と、絶縁回路36内におけるホトトランジスタのコレクタおよび基準電圧VREF1間に接続される抵抗40とが配設されている。この場合、補助電源回路32aは、トランス83の補助巻線83cと、補助巻線83cの誘起電圧を整流するダイオード42と、整流された脈流を平滑して補助電源VSAを生成するコンデンサ43とで構成されている。

【0005】一方、トランス82、83の各二次巻線82b、83b側の二次回路には、整流用のダイオード51、52と、平滑用のコンデンサ53と、出力電圧V0の電圧を分圧する抵抗54、55と、分圧された電圧に基づいて出力電圧V0の電圧値を検出して一次回路にフィードバックする出力電圧検出回路56とが配設されている。

【0006】この電源装置81では、ダイオード12、13が交流電圧VACを整流することにより図7(a)に示す脈流VPを生成し、ダイオードスタック20およびコンデンサ23が交流電圧VACを整流平滑することによ

り直流電圧VDCを生成する。この場合、脈流VPの高電圧期間（山の期間）においては、主として昇降圧コンバータ回路84が出力電圧V0を生成する。この場合、脈流VPの最高電圧VMAX（同図（a）参照）のときに、トランス82の一次巻線82aを流れる電流I11の電流値と、トランス83の一次巻線83aを流れる電流I12の電流値との比が例えば9：1となるように予め規定する。また、両トランス82、83については、例えば、トランス82の一次巻線82aのインダクタンスおよび巻数をそれぞれ値L82aおよびN82aとし、トランス82の二次巻線82bのインダクタンスおよび巻数をそれぞれ値L82bおよびN82bとし、トランス83の一次巻線83aのインダクタンスおよび巻数をそれぞれ値L83aおよびN83aとし、トランス83の二次巻線83bのインダクタンスおよび巻数をそれぞれ値L83bおよびN83bとした場合、下記の①式および②式が成立する仕様で製作する。

$$L82a : L83a = 1 : 9 \cdots \cdots \text{①式}$$

$$N82a : N82b = N83a : N83b \cdots \cdots \text{②式}$$

【0007】このような仕様の下で、例えば、交流電圧VACの正サイクル期間における脈流VPが最高電圧VMAXのときにスイッチ25がオン状態に制御されると、電流I11が、ダイオード12、トランス82の一次巻線82a、スイッチ25、抵抗26、およびダイオードスタック20内のダイオードからなる電流経路を流れる。これにより、トランス82にエネルギーが蓄積される。次いで、スイッチ25のオフ状態制御時に、ダイオード51およびコンデンサ53が、二次巻線82bの誘起電圧を整流平滑することにより出力電圧V0を生成する。

【0008】一方、脈流VPの電圧が徐々に低下すると、昇降圧コンバータ回路84が出力電圧V0を生成するための入力電圧が低下する。したがって、昇降圧コンバータ回路85が、出力電圧V0の生成に徐々に寄与することになる。やがて、脈流VPの低電圧期間（谷の期間）において、脈流VPの電圧が昇降圧コンバータ回路84による出力電圧V0の生成が可能なスレショルド電圧VTH（図7（a）参照）よりも低下すると、昇降圧コンバータ回路84による出力電圧V0の生成がほぼ不可能となる。このため、この期間においては、主として昇降圧コンバータ回路85が出力電圧V0を生成する。

【0009】この脈流VPの低電圧期間においては、スイッチ25のオン状態制御時に、コンデンサ23の充電電圧に基づく電流I12が、コンデンサ23の正極端子、トランス83の一次巻線83a、スイッチ25、抵抗26、およびコンデンサ23の負極端子からなる電流経路を流れる。これにより、トランス83にエネルギーが蓄積される。次いで、スイッチ25のオフ状態制御時に、ダイオード52およびコンデンサ53が、二次巻線83bの誘起電圧を整流平滑することにより出力電圧V0を生成する。

【0010】また、この期間では、スイッチ25のスイッチングがオフ状態に制御されたときに、トランス83の補助巻線83cに電圧が誘起する。この際には、ダイオード42がこの誘起電圧を整流し、かつコンデンサ43が平滑することにより、補助電源VSAが生成される。この場合、補助電源VSAは、スイッチング制御回路31に駆動用電源として供給されると共に過電圧検出回路33にも出力される。

【0011】一方、出力電圧V0は、交流電圧VACの1サイクルに亘ってスイッチ25がスイッチング制御回路31によってPWM制御されることにより、所定電圧に安定化される。具体的には、まず、抵抗26が、図7（f）に示すように、スイッチング電流の電流値に比例する電圧VSW1を検出してコンパレータ35のアラス入力部に出力する。同時に、出力電圧検出回路56が、抵抗54、55によって分圧された電圧に応じて絶縁回路36内のホトダイオードを駆動する。これにより、絶縁回路36内のホトトランジスタが作動することにより、基準電圧VREF1に一端が接続された抵抗40の他端の電圧が降下する。この際に、その他端の電圧は、出力電圧V0の電圧値の上昇に応じて電圧が低下するフィードバック電圧VFDとしてコンパレータ35のマイナス入力部に供給される。この場合、コンパレータ35は、電圧VSW1とフィードバック電圧VFDとを比較し、電圧VSW1の電圧値がフィードバック電圧VFDの電圧値に達したときに、制御信号SSをスイッチング制御回路31に出力する。次いで、スイッチング制御回路31が、コンパレータ35から制御信号SSが出力されたときに、スイッチ25に対するスイッチング制御信号SSWをローレベルにすることによりスイッチ25をスイッチングオフ状態に制御する。このように、カレントモードPWM制御方式に従ってフィードバック制御が行われることにより、出力電圧V0が所定の電圧VRに安定化される。

【0012】以上の動作により、脈流VPの電圧がスレショルド電圧VTHを超える期間においては、主として、図7（b）に示す電流I11がスイッチ25を流れることによって出力電圧V0が生成され、脈流VPの電圧がスレショルド電圧VTHよりも低下する期間においては、主として、同図（c）に示す電流I12がスイッチ25を流れることによって出力電圧V0が生成される。

【0013】これらの過程において、図7（d）に示すように、脈流VPの電圧が最高電圧VMAXまたはその近傍に達したときに、入力電流I12INがパルス状に流れ込んでコンデンサ23を充電する。このため、電源装置81に流れ込む入力電流I1Nは、同図（b）に示す電流I11と、同図（d）に示す入力電流I12INとの合成となるため、同図（e）に示す電流波形となる。したがって、電流I1Nが交流電圧VACのほぼ1サイクル全域に亘って流れ込む結果、入力力率が0.85～0.9程度の良好な力率改善効果を得ることができ、しかも1コンバータ

方式のため、極めて高効率で出力電圧 $V_0$ を生成することができる。

#### 【0014】

【発明が解決しようとする課題】ところが、出願人が既に開発している電源装置81には、以下の改善点がある。すなわち、電源装置81では、出力電圧 $V_0$ の安定化にあたり、フィードバック電圧 $V_{FB}$ と電圧 $V_{SW1}$ とをコンパレータ35が比較することにより、カレントモードPWM制御方式に従ってフィードバック制御が行われている。この場合、トランス83の二次巻線83bのインダクタンス $L_{83b}$ が大きく、かつトランス82の二次巻線82bのインダクタンス $L_{82b}$ が小さく規定されている。このため、トランス82の二次巻線82bからは不連続モードでフライバック電流が放出されるのに対して、トランス83の二次巻線83bからは連続モードでフライバック電流が放出される。この場合、各二次巻線82b、83bから同じ電力が放出されるとすれば、フライバック電流が不連続モードで放出されるときにトランス82の一次巻線82aに流れる電流 $I_{11}$ のピーク電流値が大きくなるのに対し、フライバック電流が連続モードで放出されるときにトランス83の一次巻線83aに流れる電流 $I_{12}$ のピーク電流値は小さくなる。したがって、電圧 $V_{SW1}$ が電流 $I_{11}$ と電流 $I_{12}$ との合成電圧のため、電圧 $V_{SW1}$ の電圧は、図7(f)に示すように、脈流 $V_P$ の電圧がスレシヨルド電圧 $V_{TH}$ よりも低下する時に急峻に低下し、超える時には急峻に上昇する。

【0015】一方、コンパレータ35、出力電圧検出回路56および絶縁回路36からなるフィードバック制御系には、ある程度の時間遅れが存在する。このため、電圧 $V_{SW1}$ の電圧が急峻に低下する時には、スイッチング制御回路31がスイッチング制御信号 $SSW$ のパルス幅を急速に広げようと制御するため、図7(g)に示すように、出力電圧 $V_0$ が急激に上昇する。逆に、電圧 $V_{SW1}$ の電圧が急峻に上昇する時には、スイッチング制御回路31がスイッチング制御信号 $SSW$ のパルス幅を急速に狭めようと制御するため、同図(g)に示すように、出力電圧 $V_0$ が急激に低下する。このため、電源装置81には、出力電圧 $V_0$ に重畳するリップル成分量が大きいため、出力電圧 $V_0$ の確実なる安定化が望まれている。

【0016】本発明は、かかる改善点に鑑みてなされたものであり、出力電圧安定化制御の確実化を図ることが可能なスイッチング電源装置を提供することを主目的とする。

#### 【0017】

【課題を解決するための手段】上記目的を達成すべく請求項1記載のスイッチング電源装置は、交流電圧を整流して脈流電圧を生成する整流回路と、交流電圧を整流平滑して直流電圧を生成する整流平滑回路と、整流回路の正極出力部と負極出力部との間および整流平滑回路の正極出力部と負極出力部との間に接続される1つのスイッ

チング素子と、整流回路の正極出力部およびスイッチング素子の間に接続される一次巻線を有する第1のトランスと、整流平滑回路の正極出力部およびスイッチング素子の間に接続され第1のトランスの一次巻線よりもインダクタンスが大きい一次巻線を有する第2のトランスと、スイッチング素子のスイッチングオン時にスイッチング素子を流れるスイッチング電流を電圧変換したスイッチング電流対応電圧に所定のオフセット電圧を加算して生成された比較電圧が装置出力電圧の上昇に応じて電圧が低下するフィードバック電圧の電圧値に達したときにカレントモードPWM制御用の制御信号を生成して出力する制御信号生成回路と、スイッチング素子をオン状態に制御すると共に制御信号生成回路から制御信号が出力されたときにスイッチング素子をオフ状態に制御するスイッチング制御回路とを備え、両トランスにおける各二次巻線の誘起電圧を整流して合成することにより装置出力電圧を生成することを特徴とする。

【0018】請求項2記載のスイッチング電源装置は、交流電圧を整流して脈流電圧を生成する整流回路と、交流電圧を整流平滑して直流電圧を生成する整流平滑回路と、整流回路の正極出力部と負極出力部との間および整流平滑回路の正極出力部と負極出力部との間に接続される1つのスイッチング素子と、整流回路の正極出力部およびスイッチング素子の間に接続される第1の一次巻線と整流平滑回路の正極出力部およびスイッチング素子の間に接続され第1の一次巻線よりもインダクタンスが大きい第2の一次巻線とを有するトランスと、スイッチング素子のスイッチングオン時にスイッチング素子を流れるスイッチング電流を電圧変換したスイッチング電流対応電圧に所定のオフセット電圧を加算して生成された比較電圧が装置出力電圧の上昇に応じて電圧が低下するフィードバック電圧の電圧値に達したときにカレントモードPWM制御用の制御信号を生成して出力する制御信号生成回路と、スイッチング素子をオン状態に制御すると共に制御信号生成回路から制御信号が出力されたときにスイッチング素子をオフ状態に制御するスイッチング制御回路とを備え、トランスにおける二次巻線の誘起電圧を整流することにより装置出力電圧を生成することを特徴とする。

【0019】請求項3記載のスイッチング電源装置は、請求項1または2記載のスイッチング電源装置において、オフセット電圧は、脈流電圧に対して高電圧期間と低電圧期間とが反転した波形電圧、または直流定電圧であることを特徴とする。

#### 【0020】

【発明の実施の形態】以下、添付図面を参照して、本発明に係るスイッチング電源装置の好適な実施の形態について説明する。なお、出願人が既に開発している電源装置81と同一の構成要素については同一の符号を付して重複した説明を省略する。



【0021】まず、図1に示す電源装置1の構成について説明する。

【0022】この電源装置1は、請求項1記載の発明に対応する電源装置であって、力率改善用の昇降圧コンバータ回路4と、コンデンサインプット形の昇降圧コンバータ回路5とを備え、両昇降圧コンバータ回路4、5で1つのスイッチング素子を共通使用するフライバック形の構成が採用されている。具体的には、電源装置1は、本発明における第1および第2のトランスにそれぞれ相当するスイッチング用のトランス2、3を備え、両トランス2、3における一次巻線2a、3a側の一次回路に、昇降圧コンバータ回路4の一部を構成するダイオード12、13が配設されると共に、昇降圧コンバータ回路5の一部をそれぞれ構成するダイオードスタック20、平滑用のチョークコイル21、コンデンサ23への突入電流を電流制限する抵抗22、平滑用のコンデンサ23、例えばFETで構成されたスイッチ25、およびスイッチング電流検出用の抵抗26が配設されている。

【0023】また、一次回路には、スイッチ25のスイッチングをカレントモードPWM制御方式で制御するスイッチング制御回路31と、スイッチング制御回路31用の補助電源VSを生成する補助電源回路32と、過電圧検出回路33と、スイッチング電流の過電流を検出するコンパレータ34と、本発明における制御信号生成回路に相当しカレントモードPWM制御用の制御信号SSを生成するコンパレータ35と、絶縁回路36と、抵抗37～40とが配設されている。この場合、補助電源回路32は、トランス2の補助巻線2cと、トランス3の補助巻線3cと、補助巻線2c、3cの誘起電圧をそれぞれ整流するダイオード41、42と、整流された脈流を合成した電圧を平滑して補助電源VSを生成するコンデンサ43とで構成されている。

【0024】一方、トランス2、3における各二次巻線2b、3b側の二次回路には、整流用のダイオード51、52と、平滑用のコンデンサ53と、分圧用の抵抗54、55と、出力電圧V0の電圧値を検出して一次回路にフィードバックする出力電圧検出回路56とが配設されている。

【0025】この電源装置1では、ダイオード12、13が交流電圧VACを整流することにより図2(a)に示す脈流VPを生成し、ダイオードスタック20およびコンデンサ23が交流電圧VACを整流平滑することにより直流電圧VDCを生成する。この場合、脈流VPの高電圧期間においては、主として昇降圧コンバータ回路4が出力電圧V0を生成する。この場合、脈流VPの最高電圧VMAX（同図(a)参照）のときに、トランス2の一次巻線2aを流れる電流I11の電流値と、トランス3の一次巻線3aを流れる電流I12の電流値との比が例えば9:1となるように予め規定する。また、両トランス2、3については、例えば、トランス2の一次巻線2a

のインダクタンスおよび巻数をそれぞれ値L2aおよび値N2aとし、トランス2の二次巻線2bのインダクタンスおよび巻数をそれぞれ値L2bおよびN2bとし、トランス3の一次巻線3aのインダクタンスおよび巻数をそれぞれ値L3aおよび値N3aとし、トランス3の二次巻線3bのインダクタンスおよび巻数をそれぞれ値L3bおよびN3bとした場合、下記の③式および④式が成立する仕様で製作する。

$$L2a : L3a = 1 : 9 \cdots \cdots \text{③式}$$

$$N2a : N2b = N3a : N3b \cdots \cdots \text{④式}$$

【0026】このような仕様の下で、例えば、交流電圧VACの正サイクル期間における脈流VPが最高電圧VMAXのときにスイッチ25がオン状態に制御されると、電流I11が、ダイオード12、トランス2の一次巻線2a、スイッチ25、抵抗26、およびダイオードスタック20内のダイオードからなる電流経路を流れることにより、トランス2にエネルギーが蓄積される。次いで、スイッチ25のオフ状態制御時に、ダイオード51およびコンデンサ53が、二次巻線2bの誘起電圧を整流平滑することにより出力電圧V0を生成する。

【0027】一方、脈流VPの電圧が徐々に低下すると、昇降圧コンバータ回路4が出力電圧V0を生成するための入力電圧が低下する。したがって、昇降圧コンバータ回路5が、出力電圧V0の生成に徐々に寄与することになる。やがて、脈流VPの低電圧期間において、脈流VPの電圧が昇降圧コンバータ回路4による出力電圧V0の生成が可能なスレショルド電圧VTH（図2(a)参照）よりも低下すると、この期間においては、主として昇降圧コンバータ回路5が出力電圧V0を生成する。

【0028】この脈流VPの低電圧期間においては、スイッチ25のオン状態制御時に、コンデンサ23の充電電圧に基づく電流I12が、コンデンサ23の正極端子、トランス3の一次巻線3a、スイッチ25、抵抗26、およびコンデンサ23の負極端子からなる電流経路を流れることにより、トランス3にエネルギーが蓄積される。次いで、スイッチ25のオフ状態制御時に、ダイオード52およびコンデンサ53が、二次巻線3bの誘起電圧を整流平滑することにより出力電圧V0を生成する。

【0029】また、脈流VPが高電圧のときには、スイッチ25のスイッチングがオフ状態に制御されたときに、主としてトランス2の補助巻線2cに電圧が誘起し、ダイオード41が誘起電圧を整流し、かつコンデンサ43が平滑することにより、図2(f)の破線で示すように、補助電源VS1が生成される。逆に、脈流VPが低電圧のときには、スイッチ25のスイッチングがオフ状態に制御されたときに、主としてトランス3の補助巻線3cに電圧が誘起し、この際には、ダイオード42が誘起電圧を整流し、かつコンデンサ43が平滑することにより、同図(f)の実線で示すように、補助電源VS2

が生成される。この場合、両補助電源VS1、VS2が合成されることにより、同図(g)に示すように、交流電圧VACの1サイクルに亘って出力電圧V0に比例するほぼ一定電圧値の補助電源VSが生成され、この補助電源VSは、スイッチング制御回路31に駆動用電源として供給されると共に過電圧検出回路33にも出力される。

【0030】一方、出力電圧V0は、交流電圧VACの1サイクルに亘ってスイッチ25がスイッチング制御回路31によってPWM制御されることにより、所定の電圧VRに安定化される。具体的には、コンパレータ35のプラス入力部には、本発明におけるスイッチング電流対応電圧に相当しスイッチング電流が抵抗26に流れるこ

$$V_{SW} = (V_{REF1} - V_{SW1}) \times R_{37} / (R_{37} + R_{38}) + V_{SW1} \dots \text{⑤式}$$

$$V_{SW} = V_{REF1} \times (R_{37} + R_{26}) / (R_{38} + R_{37} + R_{26}) \dots \text{⑥式}$$

【0031】同時に、出力電圧検出回路56が、抵抗54、55によって分圧された電圧に応じて絶縁回路36内のホトダイオードを駆動することにより、絶縁回路36内のホトトランジスタが作動し、抵抗40の他端の電圧がフィードバック電圧VFDとしてコンパレータ35のマイナス入力部に供給される。この場合、コンパレータ35は、図3(a)に示すように、電圧VSWの電圧値がフィードバック電圧VFDの電圧値に達したときに、同図(b)に示すハイレベルの制御信号SSをスイッチング制御回路31に出力する。これにより、スイッチング制御回路31が、同図(c)に示すように、スイッチング制御信号SSWをローレベルにすることによりスイッチ25をスイッチングオフ状態に制御する。この結果、カレントモードPWM制御方式に従ってフィードバック制御が行われることにより、出力電圧V0が所定の電圧VRに安定化される。

【0032】この場合、電圧VSWが、電圧VSW1にオフセット電圧V0FSを重畳して生成され、かつフィードバック電圧VFDが出力電圧V0の所定の電圧VRに応じて一義的に決定される電圧値のため、図2(h)に示すように、脈流VPがスレシヨルド電圧VTHを超えている期間における電圧VSWと、脈流VPがスレシヨルド電圧VTHを下回っている期間における電圧VSWとの電圧差が小さくなっている。つまり、オフセット電圧V0FSが重畳されることにより、その電圧差が圧縮されて、脈流VPがスレシヨルド電圧VTHを下回る際および超える際の電圧VSWの変化量が小さくなっている。したがって、コンパレータ35、出力電圧検出回路56および絶縁回路36からなるフィードバック制御系にある程度の時間遅れが存在する場合であっても、スイッチング制御回路31によるスイッチング制御信号SSWのパルス幅制御量が、電源装置81におけるパルス幅制御量と比較して十分に少なくなる。このため、同図(i)に示すように、出力電圧V0に重畳するリップル成分が十分に除去される。この結果、この電源装置1では、出力電圧V0が所定の電圧VRに確実に安定化される。

とによって抵抗26の両端に発生する電圧VSW1と、基準電圧VREF1を抵抗38、37、26で分圧した電圧とを加算した電圧VSWが入力される。この場合、電圧VSWは、本発明における比較電圧に相当し、その電圧値は、抵抗38、37、26の抵抗値をそれぞれR38、R37、R26とすれば、抵抗26にスイッチング電流が流れているときには、下記の⑤式で表され、スイッチング電流が流れていないときには、下記の⑥式で表される。なお、以下、電圧VSW1に加算される電圧、言い替えれば、下記の⑥式で表される電圧VSWをオフセット電圧V0FSと定義する。

【0033】また、出力電圧V0の過電圧に対する過電圧保護も同時に行われる。具体的には、補助電源VSの電圧値は、両トランス2、3の各一次巻線2a、3aの誘起電圧を整流した電圧を合成しているため、出力電圧V0にほぼ比例する。このため、過電圧検出回路33は、補助電源VSの電圧が過電圧判定用の基準電圧V0V(図2(g)参照)を超えたときに、過電圧制御信号SOVをスイッチング制御回路31に出力する。この際には、スイッチング制御回路31が、スイッチング制御信号SSWのスイッチ25への出力を停止する。これにより、出力電圧V0の過度の上昇が防止される。この場合、補助電源VSの電圧値が交流電圧VACの1サイクルに亘ってほぼ一定電圧値のため、脈流VPの高電圧期間および低電圧期間のいずれにおいても、出力電圧V0の過電圧に対する保護の確実化を図ることができる。

【0034】さらに、スイッチ25に対する過電流保護も行われる。具体的には、コンパレータ34が、図2(h)にそれぞれ示す電圧VSWと基準電圧VREF2とを比較し、電圧VSWが基準電圧VREF2よりも高い電圧に達したときに、制御信号SOCをスイッチング制御回路31に出力する。この際には、スイッチング制御回路31が、スイッチング制御信号SSWのスイッチ25への出力を停止する。これにより、過大なスイッチング電流の導通が阻止されてスイッチ25が保護される。

【0035】以上の動作により、脈流VPの電圧がスレシヨルド電圧VTHを超える期間においては、主として、図2(b)に示す電流I11がスイッチ25を流れることによって出力電圧V0が生成され、脈流VPの電圧がスレシヨルド電圧VTHよりも低下する期間においては、主として、同図(c)に示す電流I12がスイッチ25を流れることによって出力電圧V0が生成される。

【0036】これらの過程において、図2(d)に示すように、脈流VPの電圧が最高電圧VMAXまたはその近傍に達したときに、入力電流I12INがパルス状に流れ込んでコンデンサ23を充電する。このため、電源装置1に流れ込む入力電流I1INは、同図(b)に示す電流I11

と、同図(d)に示す入力電流 $I_{2IN}$ との合成となるため、同図(e)に示す電流波形となる。したがって、電流 $I_{IN}$ が交流電圧 $V_{AC}$ のほぼ1サイクル全域に亘って流れ込む結果、入力力率が0.85~0.9程度の良好な力率改善効果を得ることができる。

【0037】次に、図4を参照して他の実施の形態に係る電源装置1aについて説明する。なお、電源装置1と同一の構成要素については同一の符号を付して重複した説明を省略し、また電源装置1と同一の動作についての重複した説明も省略する。

【0038】電源装置1aは、請求項2記載の発明に対応する電源装置であって、同図に示すように、電源装置1における2つのトランス2、3に代えて、本発明における第1および第2の巻線にそれぞれ相当する一次巻線6a、6b、二次巻線6cおよび補助巻線6dを有する1つのトランス6が用いられて構成されている。この場合、トランス6の両一次巻線6a、6b、二次巻線6cおよび補助巻線6dは、磁気コアを介して互いに磁気結合されており、一次巻線6aの巻数 $N_a$ に対する一次巻線6bの巻数 $N_b$ の巻線比 $R_{ab}$ が例えば1:2に規定されている。また、補助電源回路32bは、補助巻線6a、ダイオード42およびコンデンサ43で構成されている。

【0039】この電源装置1aでは、電源装置1と同様に、図5(a)に示す脈流VP、および脈流VPの最高電圧 $V_{MAX}$ にほぼ等しい電圧の直流電圧 $V_{DC}$ が生成される。そして、脈流VPの高電圧期間においては、昇降圧コンバータ4が出力電圧 $V_0$ を生成する。具体的には、この期間では、スイッチ25がオン状態に制御されると、電流 $I_1$ が、ダイオード12、一次巻線6a、スイッチ25、抵抗26およびダイオードスタック20からなる電流経路を流れる。この際には、図4に示すように、電圧 $V_a$ が一次巻線6aの両端に誘起し、これに伴って、巻線比 $R_{ab}$ に応じた電圧 $V_b$ が一次巻線6bの両端に誘起する。この場合、脈流VPの電圧が最高電圧 $V_{MAX}$ の1/2となる電圧 $V_1$ (図5(a)参照)よりも高電圧の期間においては、電圧 $V_b$ は、脈流VPの最高電圧 $V_{MAX}$ よりも高電圧となる。したがって、この期間では、電圧 $V_b$ が直流電圧 $V_{DC}$ の電圧よりも高電圧となるため、直流電圧 $V_{DC}$ に基づく電流 $I_2$ の一次巻線6bへの流れ込みが阻止される。次いで、ダイオード51およびコンデンサ53が、スイッチ25のオフ状態制御時に二次巻線6cに誘起した電圧を整流平滑することにより出力電圧 $V_0$ を生成する。

【0040】次いで、脈流VPの電圧が徐々に低下し、脈流VPの電圧が電圧 $V_1$ よりも低下する低電圧期間においては、昇降圧コンバータ回路5が出力電圧 $V_0$ を生成する。具体的には、この期間では、スイッチ25がオン状態に制御されると、電流 $I_2$ が、コンデンサ23の正極端子、一次巻線6b、ダイオード24、スイッチ2

5、抵抗26およびコンデンサ23の負極端子からなる電流経路を流れる。この際には、図4に示すように、電圧 $V_b$ が一次巻線6bの両端に誘起し、これに伴って、巻線比 $R_{ab}$ に応じた電圧 $V_a$ が一次巻線6aの両端に誘起する。この場合、この期間においては、電圧 $V_a$ は、直流電圧 $V_{DC}$ の1/2の電圧になるため、脈流VPの電圧よりも高電圧となる。したがって、この期間では、脈流VPに基づく電流 $I_1$ の一次巻線6aへの流れ込みが阻止される。次いで、ダイオード51およびコンデンサ53が、スイッチ25のオフ状態制御時に二次巻線6cに誘起した電圧を整流平滑することにより出力電圧 $V_0$ を生成する。

【0041】以上の動作により、図5(b)、(c)に示すように、脈流VPの電圧が電圧 $V_1$ よりも高電圧の期間においては、一次巻線6aに電流 $I_1$ が流れることにより出力電圧 $V_0$ が生成され、脈流VPの電圧が電圧 $V_1$ よりも低電圧の期間においては、一次巻線6bに電流 $I_2$ が流れることにより出力電圧 $V_0$ が生成される。一方、コンデンサ23には、同図(d)に示す入力電流 $I_{2IN}$ がパルス状に流れ込む。このため、電源装置1aに流れ込む入力電流 $I_{IN}$ は、同図(b)に示す電流 $I_1$ と、同図(d)に示す入力電流 $I_{2IN}$ との合成となるため、同図(e)に示す電流波形となる。したがって、電流 $I_{IN}$ が交流電圧 $V_{AC}$ のほぼ1サイクル全域に亘って流れ込む結果、電源装置1と同じように、入力力率が0.85~0.9程度の良好な力率改善効果を得ることができる。

【0042】また、出力電圧 $V_0$ のカレントモードPWM制御についても、電源装置1と同じようにして、図5(f)に示すように、脈流VPがスレショルド電圧 $V_{TH}$ を超えている期間における電圧 $V_{SW}$ と、脈流VPがスレショルド電圧 $V_{TH}$ を下回っている期間における電圧 $V_{SW}$ との電圧差、つまり、脈流VPが最高電圧 $V_{MAX}$ を下回る際および超える際の電圧 $V_{SW}$ の変化量が小さくなっている。したがって、スイッチング制御回路31によるスイッチング制御信号 $SSW$ のパルス幅制御量が、電源装置1におけるパルス幅制御量とほぼ同一となる。このため、図5(g)に示すように、出力電圧 $V_0$ に重畳するリップル成分が十分に除去される。この結果、この電源装置1aでも、出力電圧 $V_0$ が所定の電圧 $V_R$ に確実に安定化される。

【0043】このように、この電源装置1aによれば、交流電圧 $V_{AC}$ の1周期における山の部分に相当する期間(つまり、脈流VPの高電圧期間)においては、一次巻線6aを介して二次巻線6c側にエネルギーが伝達され、交流電圧 $V_{AC}$ の1周期における谷の部分に相当する期間(つまり、脈流VPの低電圧期間)においては、一次巻線6bを介して二次巻線6c側にエネルギーが伝達されるため、2つのトランス2、3を必要とする電源装置1とは異なり、1つのトランス6を両昇降圧コンバー

タ4, 5で兼用することができる。この場合、巻線6 a, 6 b, 6 cの数は電源装置1と比較して1つ低減できるだけであるが、一般的には、トランス全体に占める磁気コアの割合が極めて大きいので、磁気コアを1つにすることで、実質的には、スイッチング電源装置に占めるトランスの体積比を約1/2に低下させることができる。この結果、電源装置1 aの小型化を図ることができると共にコストを低減することができる。しかも、電源装置1と同じように、1コンバータ方式のため、極めて高効率で出力電圧V0を生成することができる。

【0044】なお、本発明におけるスイッチング電源は、上記した電源装置1, 1 aの構成に限らず、適宜変更が可能である。例えば、フォワード型AC/DCコンバータや、非絶縁チョッパ形電源装置にも適用が可能であるし、交流電圧VACの電圧に何ら制限を受けないため、いわゆる入力ワイドレンジのスイッチング電源装置やACアダプタにも適用が可能である。また、両コンバータ回路4, 5にスイッチ25をそれぞれ別個に配設し、その両スイッチ25をスイッチング制御回路31がスイッチング制御する構成を採用することもできる。さらに、スイッチ25としては、FETに限らず、トランジスタなどの各種スイッチング素子を採用することもできる。また、この実施形態では、オフセット電圧として、直流定電圧を電圧VSW1に重畳する例について説明したが、これに限らず、脈流VPを反転増幅した波形の電圧を電圧VSW1に重畳してもよい。この場合には、脈流VPがスレショルド電圧VTHを下回る期間における電圧VSWの電圧値を重点的に高くすることができるため、脈流VPがスレショルド電圧VTHを下回る際および超える際の電圧VSWの変化量をより小さくすることができるため、出力電圧V0をより確実に所定の電圧VRに安定化することができる。

【0045】また、電源装置1 aでは、トランス2の一次巻線2 aの巻数Naに対する一次巻線2 bの巻数Nbの巻線比Rabを値2(1:2)で形成した例について説明したが、巻線比Rabは値1以上であればよい。言い替えば、巻線比Rabで決定される電圧V1が、昇降圧コンバータ4の動作可能電圧であるスレショルド電圧VTHよりも高い電圧となればよい。ただし、入力力率の十分な改善効果を期待するには、発明者の実験によれば、巻線比Rabを値1.5から値3までの範囲に規定するのが好ましく、この範囲であれば、入力力率が0.85~0.9の範囲に収まることが確認されている。したがって、入力力率が一般的に0.5~0.65であるコンデンサインプット形のスイッチング電源装置と比較して、入力力率が格段に改善される。なお、巻線比Rabを値1に近づけるほど、出力電圧V0生成に対する昇降圧コンバータ4の役割が大きく、巻線比Rabを大きな値にするほど、出力電圧V0生成に対する昇降圧コンバータ5の役割が大きくなる。このため、巻線比Rabを値1.5か

ら値3までの範囲に規定することにより、コンデンサ23の容量をある程度まで小さくすることもでき、かかる場合には、電源装置1 aを最も小型化することができる。

#### 【0046】

【発明の効果】以上のように、請求項1記載のスイッチング電源装置によれば、制御信号生成回路が、スイッチング電流対応電圧と所定のオフセット電圧との加算電圧を比較電圧として、その比較電圧がフィードバック電圧の電圧値に達したときに制御信号を生成することにより、スイッチング制御回路の制御量を十分に少なくすることができるため、出力電圧に重畳するリップル成分を十分に除去することができ、これにより、出力電圧を確実に安定化することができる。

【0047】また、請求項2記載のスイッチング電源装置によれば、請求項1記載のスイッチング電源装置の効果に加えて、スイッチング用のトランスを1つで構成することができるため、十分な入力力率改善効果を維持しつつ、スイッチング電源装置の小型化を図ることができると共にコストを低減することができる。

【0048】さらに、請求項3記載のスイッチング電源装置によれば、脈流電圧に対して高電圧期間と低電圧期間とが反転した波形電圧、または直流定電圧を用いることによりオフセット電圧を極めて簡単に生成することができる。この場合、直流定電圧を用いた場合には、スイッチング電源装置を最も簡易に構成することができる。

#### 【図面の簡単な説明】

【図1】本発明の実施の形態に係る電源装置1の回路図である。

【図2】電源装置1の動作を説明するための波形図であって、(a)は交流電圧VACを整流して生成した脈流VPの電圧波形図、(b)は電流I11の電流波形図、(c)は電流I12の電流波形図、(d)は入力電流I12INの電流波形図、(e)は入力電流I1Nの電流波形図、(f)は補助電源VS1, VS2の電圧波形図、(g)は補助電源VSの電圧波形図、(h)は電圧VSWの電圧波形図、(i)は出力電圧V0の電圧波形図である。

【図3】(a)は電圧VSWおよびフィードバック電圧VPDの電圧波形図、(b)は制御信号SSの電圧波形図、(c)はスイッチング制御信号SSWの電圧波形図である。

【図4】本発明の他の実施の形態に係る電源装置1 aの回路図である。

【図5】電源装置1 aの動作を説明するための波形図であって、(a)は交流電圧VACを整流して生成した脈流VPの電圧波形図、(b)は電流I1の電流波形図、(c)は電流I2の電流波形図、(d)は入力電流I2INの電流波形図、(e)は入力電流I1Nの電流波形図、(f)は電圧VSWの電圧波形図、(g)は出力電圧V0の電圧波形図である。

【図6】出願人が既に開発している電源装置81の回路図である。

【図7】電源装置81の動作を説明するための波形図であって、(a)は交流電圧VACを整流して生成した脈流VPの電圧波形図、(b)は電流I11の電流波形図、(c)は電流I12の電流波形図、(d)は入力電流I12INの電流波形図、(e)は入力電流I1Nの電流波形図、(f)は電圧VSW1の電圧波形図、(g)は出力電圧V0の電圧波形図である。

【符号の説明】

1, 1a 電源装置  
2, 3, 6 トランス

2a, 3a, 6a, 6b 一次巻線  
2b, 3b, 6c 二次巻線  
4, 5 昇降圧コンバータ回路  
31 スイッチング制御回路  
35 コンバータ  
VDC 直流電圧  
VFD フィードバック電圧  
V0 出力電圧  
VQFS オフセット電圧  
VP 脈流  
VSW 電圧